

Process for preparing a silicon carbide device

Patent Number: ☐ US4757028
Publication date: 1988-07-12
Inventor(s): HAYASHI YUTAKA (JP); KONDOH YASUSHI (JP); TAKAHASHI TATSUO (JP)
Applicant(s): AGENCY IND SCIENCE TECHN (JP)
Requested Patent: ☐ JP62081764
Application Number: US19860914498 19861002
Priority Number(s): JP19850222954 19851007
IPC Classification: H01L21/441; H01L29/04; H01L29/161; H01L29/48
EC Classification: H01L21/60B, H01L29/24D, H01L21/04H20B
Equivalents: JP2615390B2

Abstract

A silicon carbide layer(s) is provided on a silicon substrate. If necessary, a desired pattern of the silicon carbide layer(s) is allowed to remain, while the other portion(s) is embedded with SiO₂. If necessary, the silicon carbide layer(s) may be constituted of a barrier layer and a device-forming layer. A layer capable of easily forming an insulating layer, such as a polycrystalline silicon layer, is provided on the silicon carbide layer to form first electrodes, followed by insulation of the surface, such as oxidation of the surfaces of the first electrodes and the silicon carbide layer. Second electrodes are further formed in self alignment by utilizing the insulating layer of the surface of the first electrodes. This process is useful in preparation of a silicon carbide device capable of operation at high temperatures.

Data supplied from the **esp@cenet** database - I2

⑫ 公開特許公報(A)

昭62-81764

⑬ Int.Cl.

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)4月15日

H 01 L 29/78
21/205
21/225
21/28
29/161
29/80

8422-5F
7739-5F
7738-5F
7638-5F
8526-5F
8122-5F

審査請求 有 発明の数 1 (全4頁)

⑮ 発明の名称 炭化シリコンデバイスの製造方法

⑯ 特 願 昭60-222954

⑰ 出 願 昭60(1985)10月7日

⑱ 発 明 者 近 藤 康 司 茨城県新治郡桜村梅園1丁目1番4号 電子技術総合研究所内

⑱ 発 明 者 林 豊 茨城県新治郡桜村梅園1丁目1番4号 電子技術総合研究所内

⑱ 発 明 者 高 橋 徹 夫 茨城県新治郡桜村梅園1丁目1番4号 電子技術総合研究所内

⑲ 出 願 人 工業技術院長

⑳ 指定代理人 工業技術院 電子技術総合研究所長

明 細 書

1. 発明の名称

炭化シリコンデバイスの製造方法

2. 特許請求の範囲

絶縁膜を形成可能な材料を炭化シリコン上に被着する工程と、

前記被着した絶縁形成可能材料を所望の形状に加し前記炭化シリコンの表面の一部を露出させる工程と、

前記加工された絶縁膜形成可能材料の表面に絶縁膜を形成する工程と、

前記露出された炭化シリコンの上部と前記絶縁膜形成可能材料の表面に形成された絶縁膜上にまたがって導電層を形成する工程とを含むことを特徴とする炭化シリコンデバイスの製造方法。

(以下 余白)

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は高温動作が可能な炭化シリコン(SiC)デバイスの製造方法に関する。

〔従来の技術〕

SiCは高温での動作が可能な半導体である。SiCをシリコン(Si)基板上に成長させる技術は近年とみに発展し、例えば面方位(100)のSi基板上にSiH₄とC₂H₂を用いて化学気相成長法により、SiCを5~10μm成長させることが可能になっている。しかしSi基板とSiCとの熱膨張係数の差および格子定数の差によって、成長したSiC膜には大きな歪が入る。そのためその後のデバイス製造工程でSiC膜にクラックが入り、デバイスを作製するのが難しかった。SiCの電気的特性の評価なども、Si基板を溶解して得たSiC薄片で行われなければならないという不便があった。

また絶縁層としてSiC表面を酸化して得られるSiO₂膜を利用する場合、SiCの酸化速度がSiに

比べて非常に遅く、十分な厚さの SiO_2 膜が得にくいので、MOS トランジスタその他のデバイスが作製し難いという欠点があった。

〔発明が解決しようとする問題点〕

本発明は、このような SiC 上に絶縁膜が形成し難く、デバイス作製が容易でないという欠点を改善し、絶縁のための十分な厚さの絶縁膜を確保し、もって SiC デバイスの製造を容易することを目的とする。

〔問題点を解決するための手段〕

かかる目的を達成するために、本発明は絶縁膜を形成可能な材料を炭化シリコン上に被着する工程と、被着した絶縁形成可能材料を所望の形状に加工し炭化シリコンの表面の一部を露出させる工程と、加工された絶縁膜形成可能材料の表面に絶縁膜を形成する工程と、露出された炭化シリコンの上部と絶縁膜形成可能材料の表面に形成された絶縁膜上にまたがって導電層を形成する工程とを含むことを特徴とする。

〔作用〕

なお、導電層 4 を SiC 1 と直接接触させたい場合には、絶縁膜 3 を 3A の厚さだけエッチングして除去すれば、 SiC 1 の表面を露出し、絶縁膜形成材料 2 上には十分な厚さの絶縁膜 3B を残すことができるので、その後導電層 4 を形成すればよい。

〔実施例〕

以下図面を参照して本発明の実施例を説明する。

実施例 1

第 2 図 (A) ないし (E) は Si 基板上に成長させた SiC を n 層とする MOSFET を作製した実施例を説明する部分断面図である。

まず Si 基板 10 上に、例えば SiH_4 と C_2H_6 を用いた化学気相成長法によって、 SiC 層 20 を $0.5 \mu\text{m}$ 程度の厚さを成長させる。次に SiC 層上にフォトリソによるマスクを設け、フロンおよび酸素によるプラズマエッチングを行って必要な形状および個数の SiC の島を残して SiC 層を除去す

る。第 1 図 (A) ないし (C) を参照して、本発明の作用を説明する。

SiC 1 上に Si 、金属シリサイド、 Ta 、 Ti 等の酸化膜や窒化膜などの絶縁膜を形成し易い材料 2 を CVD、蒸着、スパッタその他適宜な方法で被着し、被着された絶縁膜形成可能材料 2 をエッチングなどによって所望の形状に加工し、 SiC 1 の表面の一部を露出する (第 1 図 (A))。これを高温の酸化性雰囲気中にさらして酸化膜を形成する方法で絶縁膜 3 を形成すると、 SiC は化学的に活性なので、 SiC 1 上に形成される絶縁膜 3A の厚さは、第 1 図 (B) に模式的に示すように Si など絶縁膜形成可能材料 2 上の絶縁膜 3B の厚さの数分の 1 ないし $1/10$ 以下の厚さしかない。第 1 図 (C) に示すようにこのような状態の絶縁膜上に Al などの導電層 4 を形成すると、導電層 4 は SiC 1 とは薄い絶縁膜 3A で、絶縁膜形成可能材料 2 とは厚い絶縁膜 3B で絶縁される。絶縁膜 3A、3B の厚さは自由に制御できるので、 SiC デバイスの作製を容易にすることができる。

図には便宜上 1 個の島のみを示す。次に水蒸気が雰囲気中で 1150°C 約 30 分加熱し、熱酸化を行う。この酸化によって形成される SiO_2 膜 11 の厚さは SiC 20 上では約 $0.05 \mu\text{m}$ であるが、 Si 10 上ではその約 10 倍の $0.55 \mu\text{m}$ に達する。表面の SiO_2 層を SiC 20 の表面が露出するまで、例えば $(\text{NH}_4\text{F} + \text{HF})$ 液を用いてエッチングし除去する (第 2 図 (A))。

露出された SiC 1 および Si 基板上の SiO_2 の上に、例えば SiH_4 の熱分解による化学気相成長法によって、多結晶 Si 層 30 を $0.5 \mu\text{m}$ 厚程度成長させる (第 2 図 (B))。この時多結晶 Si 層 30 には SiC 20 に対してアクセプタとなる不純物、例えば Al を添加しておく。

次に多結晶 Si 層 30 をソースおよびドレイン電極として用いるため、多結晶 Si 30 のゲート電極に相当する部分その他不要部分を除去する (第 2 図 (C))。多結晶 Si の除去は、腐食剤として例えば $(\text{HF} - \text{HNO}_3)$ 液を用い、フォトリソエッチングを行えばよい。

多結晶Si 30の不要部分を除いた後に、例えば1150℃で約8時間乾燥雰囲気中で熱酸化を行い、SiO₂膜31を形成する(第2図(D))。形成されたSiO₂膜31の厚さは多結晶Si 30の上では約0.5 μm、SiC 20の上では約400Åである。先に多結晶Si 30中に添加しておいた不純物はこの熱酸化中にSiC中に拡散してソースおよびドレイン領域51, 52が形成される。SiO₂膜31のうちSiC 20の上の薄い部分はゲート絶縁膜として、多結晶Si 30の上の厚い部分は、後に形成するゲート金属等の電極に対する絶縁層として用いられる。

多結晶Si 30, 30の上部のSiO₂膜31に、CF₄を用いたプラズマエッチングあるいは(NH₄F + HF)液を用いた湿式エッチングなどによってコンタクトホールを形成し、電極(配線)金属として例えばAlを0.7 μmの厚さに蒸着する。腐食液として例えばH₃PO₄ - HNO₃系溶液を用い、フォトリソエッチングによってAl蒸着膜を必要な形状

Si 30中に添加する不純物をSiC層20と同一導電型を示すリンにするか、多結晶Si 30を附着した後の熱処理工程の温度を1000℃程度又はそれ以下として、領域50, 51を作らず多結晶Si 30とSiC層20とをオーム性接触とすればよい。

絶縁膜SiO₂ 31をSiC 20の上の絶縁膜の厚さだけ例えば(NH₄F + HF)液によってエッチング除去して、第3図(A)に示すようにSiC 20の表面を出す。多結晶Si 30の上には十分な厚さのSiO₂膜31が残されている。

次に導電層として例えば白金を0.7 μm厚に蒸着して露出したSiC 20と直接接触させ、必要な部分を残して他の部分を例えば硝酸と塩酸の混酸による湿式エッチングあるいはCF₄-O₂を用いたプラズマエッチングなどによって除去し、ゲート電極61とする(第3図(B))。

次に実施例1と同様にSiO₂ 31にコンタクトホールを設け、ソース(ドレイン)電極62、ドレイン(ソース)電極63を設けて、SiC上のMESFETが完成する(第3図(C))。

に加工してソース電極41(43)、ドレイン電極43(41)、ゲート電極42として、PチャネルMOSFETが完成する(第2図(E))。

一方、SiO₂膜31を形成する工程(第2図(D))において1000℃以下の低温で絶縁膜を形成した場合は、多結晶Si 30中に添加しておいた不純物はSiC中へは殆んど拡散せず、むしろ多結晶Si 30はSiCとオーム性接触を示すので、上記一連の製造工程によりnチャネルのMOSFETを形成することができる。

実施例2

SiCにMESFETを作製した実施例を第3図(A)ないし(C)を参照して説明する。

Si基板10上にSiC層を成長させその上に絶縁膜形成可能材料として多結晶Si 30を設け、多結晶Si 30を加工し、酸化させて絶縁膜としてSiO₂ 31を形成するまでは実施例1の第2図(D)までと同様であるので詳しい説明を省略する。

ただしこの場合SiC層20と領域50, 51はオーム性接触を有する必要がある。このためには多結晶

実施例1, 2では絶縁膜として酸化膜を用いた例を説明したが、必要に応じて窒化膜を用いることもできる。またSiC上に形成するデバイスは、上述の実施例に示したものには限られない。

[発明の効果]

以上説明したように、SiCと絶縁膜形成可能材料とに同時に絶縁膜を形成し、両者の絶縁膜形成速度の差を利用して、SiC上には薄い絶縁膜を、絶縁膜形成可能材料の上には厚い絶縁膜を効率的に形成できるので、炭化シリコンデバイスの作製を容易にすることができる。特にたとえばゲートとソース・ドレインとの間が絶縁膜形成可能な材料上に形成された絶縁膜の厚さで自動的に決まるいわゆるセルフアライン構成を実施することができる。

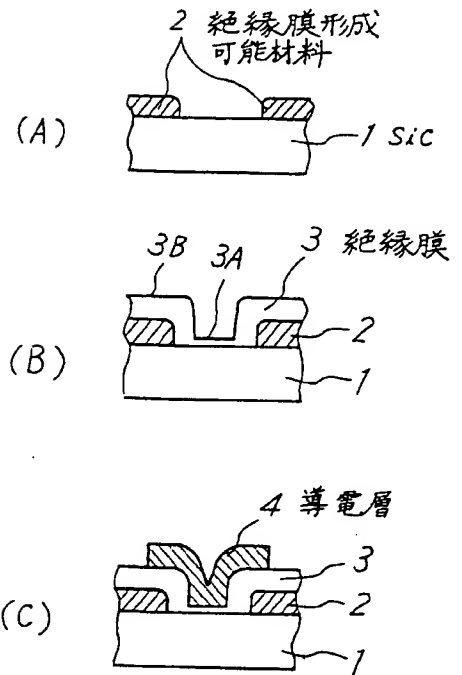
4. 図面の簡単な説明

第1図(A)ないし(C)は本発明の作用を説明する部分断面図、

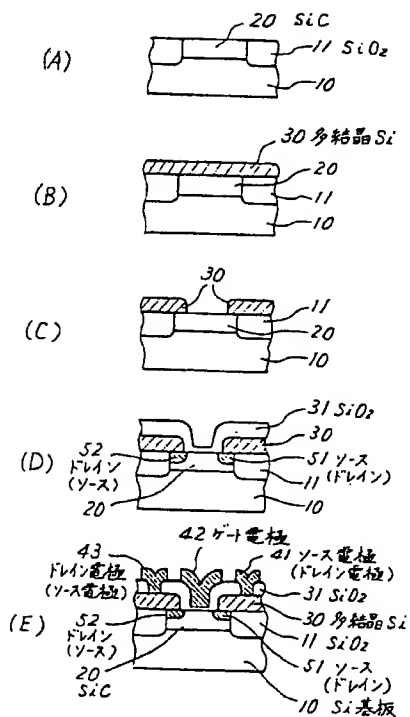
第2図(A)ないし(E)は本発明の実施例を説明する部分断面図、

第3図(A)ないし(C)は本発明の他の実施例を説明する部分断面図である。

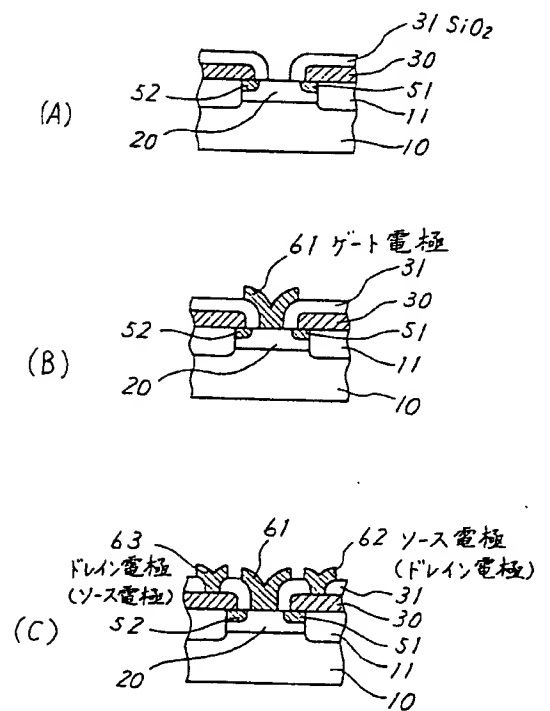
- 1 ... SiC、
- 2 ... 絶縁膜形成可能材料、
- 3 ... 絶縁膜、
- 4 ... 導電層、
- 10 ... Si基板、
- 11 ... SiO₂、
- 20 ... SiC、
- 30 ... 多結晶Si、
- 41 ... ソース(ドレイン)電極、
- 42 ... ゲート電極、
- 43 ... ドレイン(ソース)電極、
- 51 ... ソース(ドレイン)、
- 52 ... ドレイン(ソース)、
- 61 ... ゲート電極、
- 62 ... ソース(ドレイン)電極、
- 63 ... ドレイン(ソース)電極。



第 1 図



第 2 図



第 3 図